

К вопросу построения идеологически единой аппаратной архитектуры для реализации вычислителей, требующих различной производительности

09, сентябрь 2015

Петров С. А.^{1,*}, Башлыков Д. Ю.¹

УДК: 004.384

¹Россия, ОАО "Ракетно-космическая корпорация "Энергия"
имени С.П. Королёва"

^{*}pit829@yandex.ru

Введение

Среди требований, предъявляемых к вычислителям, входящим в состав бортового комплекса управления БКУ, можно выделить два основных типа: общие требования, которые присущи всей бортовой аппаратуре, такие как отказоустойчивость, минимальное энергопотребление и массогабаритные характеристики, а также специализированные требования, зависящие от назначения конкретного вычислителя [1]. С точки зрения влияния на структуру вычислителя, специализированные требования сводятся к требованиям по количеству и составу интерфейсов и требованиям по производительности. Проблема состоит в том, что в настоящее время для удовлетворения специализированных требований приходится применять отдельную аппаратную архитектуру под каждое конкретное соотношение между количеством (составом) интерфейсов и производительностью. Это влечет за собой большие затраты времени на освоение каждой конкретной аппаратной архитектуры, а также материальные затраты на приобретение программных и аппаратных средств обеспечения разработки и отработки. Еще одна проблема связана с тем, что необходимо отработать технические решения, заложенные в вычислитель, на самых ранних этапах разработки. Данная проблема усугубляется тем, что микросхемы, предназначенные для использования в космосе, имеют высокую стоимость, и их срок поставки по разным причинам может достигать 1 года. Это увеличивает цену ошибок, допущенных при разработке приборов. Для решения описанных выше проблем, возникает задача разработки метода построения идеологически единой аппаратной архитектуры для реализации вычислителей, требующих различной производительности. Лишь на этапе освоения данного метода присутствуют однократные затраты времени, а также материальные затраты на приобретение программных и аппаратных средств обеспечения разработки и отработки. В даль-

нейшем требуется только адаптация идеологически единой аппаратной архитектуры к специализированным требованиям.

1. Обзор существующих вычислительных архитектур для космического применения

Чтобы решить поставленную задачу, проведем анализ существующих вычислительных архитектур для космического применения на предмет соответствия их вышеописанным требованиям к вычислителям бортового комплекса управления БКУ. Для этого разработаем и сведем в таблицу систему критериев сравнения архитектур, а так же варианты архитектур, в той или иной степени удовлетворяющие указанным критериям (см. табл. 1). Приведем краткое описание сравниваемых архитектур.

GRLIB, разработанная фирмой Aeroflex Gaisler, представляет собой аппаратную библиотеку, в состав которой входит множество компонентов, необходимых для создания систем на кристалле (СнК), таких как SPARC V8 - процессор LEON3 FT, контроллер памяти, периферийные устройства. На базе GRLIB можно создавать свои СнК, а также применять уже готовые СнК типа UT699 фирмы Aeroflex.

КОМДИВ32, разработанный научно-исследовательским институтом системных исследований Российской Академии Наук (НИИСИ РАН), представляет собой RISC-процессор с архитектурой MIPS32. Существует вариант КОМДИВ32 с контроллером памяти и интерфейсом PCI. КОМДИВ32 создан по отказоустойчивой технологии, однако имеет неотказоустойчивую архитектуру.

RAD750, созданный фирмой British Aerospace Engineering (BAE), является процессором с архитектурой POWER PC. Внешние устройства, включая память, подключаются к RAD750 только через дополнительную микросхему системного контроллера. RAD750 создан по отказоустойчивой технологии, однако имеет неотказоустойчивую архитектуру.

2. Обоснование выбора вычислительной архитектуры

Наиболее важным критерием, без соблюдения которого невозможно применение архитектуры, является её отказоустойчивость. Существует два основных способа обеспечения отказоустойчивости: на уровне технологии изготовления микросхем (когда устойчивость к отказам обеспечивается применением специальной технологии, например, кремний на изоляторе), и на уровне архитектуры (когда устойчивость к отказам обеспечивается применением различных схемотехнических приемов, например, троирование, применение CRC-кодов). Наибольший эффект достигается при совместном применении обоих способов, что реализовано в GRLIB/UT699. В остальных сравниваемых архитектурах реализована лишь отказоустойчивость на уровне технологии микросхем.

Следующий важный критерий – масштабируемость и связанная с ней гибкость архитектуры. Эти свойства в полном виде присутствует только у GRLIB, т.к. она является аппаратной библиотекой, полностью настраиваемой по требуемой производительности от

микроконтроллеров до многопроцессорных вычислителей, количеству и составу интерфейсов и занимаемой логическом емкости в микросхеме. И кроме того, существует целая номенклатура готовых компонентов на базе GRLIB. КОМДИВ32 выпускаются в виде только процессоров или процессоров с контроллером памяти и PCI. BAE RAD750 выпускается на данный момент в двух вариантах по производительности и радиационной стойкости.

Критерий возможности начала разработки программного обеспечения до появления готового образца вычислителя имеет сильное влияние на сроки разработки вычислителя в целом, и на его стоимость. GRLIB/UT699 и BAE RAD750 предлагают возможности по разработке программного обеспечения при помощи математической модели вычислителя. Кроме того, с GRLIB/UT699 возможно даже изготовление макета для прототипирования и более точной отработки всех интерфейсных и периферийных модулей вычислителя. КОМДИВ32 не позволяет ни того, ни другого.

На основании вышеизложенного становится понятно, что наиболее подходящей под предъявляемые требования и составленную на основе них систему критериев, является система на кристалле на базе аппаратной библиотеки GRLIB (СнК GRLIB) разработанная фирмой Aeroflex Gaisler. Кроме вышеизложенных наиболее важных критериев, СнК GRLIB также позволяет организовать сопряжение с внешними устройствами наиболее простым, и следовательно надежным способом (см. последнюю строку табл. 1), что является дополнительным преимуществом для разработчика вычислителя.

Таблица 1.

Архитектура Критерии	GRLIB /UT699	НИИСИ РАН КОМДИВ32	BAE RAD750
Отказоустойчивость	Как на уровне технологии изготовления микросхем, так и архитектуры.	Только на уровне технологии изготовления микросхем	Только на уровне технологии изготовления микросхем
Масштабируемость архитектуры	От микроконтроллеров до многопроцессорных вычислительных машин	Встраиваемый вычислитель средней производительности	Встраиваемый вычислитель высокой производительности
Гибкость архитектуры	От номенклатуры готовых компонентов до создания собственных конфигураций СнК	Малая номенклатура готовых компонентов, отличающихся по производительности и составу интерфейсов.	Малая номенклатура готовых компонентов, отличающихся по производительности и радиационной стойкости
Возможность начать разработку ПО до изготовления вычислителя	Да. Как с макетом на базе ПЛИС, так и с матмоделью на базе TSIM/GRSIM	Нет	Да. С матмоделью на базе Virtutech Simics.
Возможности сопряжения с внешними устройствами	Множество простых и сложных интерфейсов, как встроенных в СнК, так и внешних.	ограниченный набор простых и сложных встроенных и внешних интерфейсов.	Сопряжение только через дополнительный чип системного контроллера

3. Описание структуры выбранного процессора LEON3FT

Структура GRLIB показана на рис. 1 [2]. В состав GRLIB входят компоненты: SPARC V8 - процессор LEON3 FT, контроллер транспортной шины (AHB Controller), контроллер памяти (Memory Controller), периферийные устройства (UART, Timer, I/O port, и т.д.), интерфейсные модули (Spacewire, CAN 2.0, Ethernet и т.д.). Структура GRLIB показана на рис. 1.

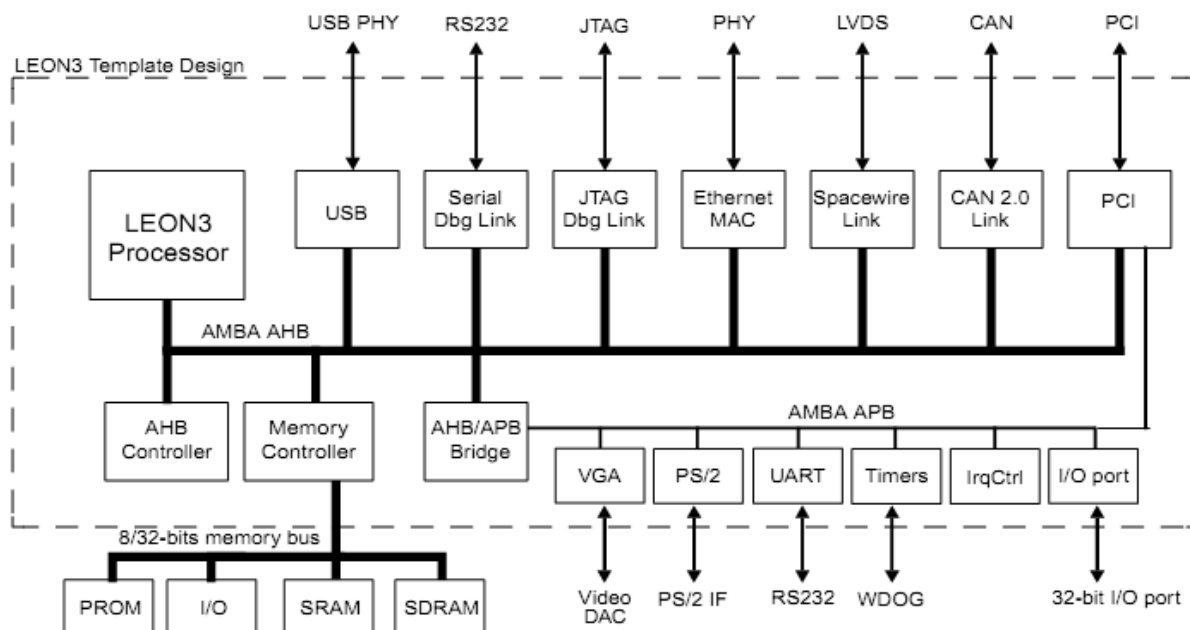


Рис.1.

Наиболее важной для решения поставленной задачи чертой, которая делает GRLIB уникальной, является то, что перечисленные компоненты имеют отказоустойчивые версии для космического применения. Кроме того, преимуществами данной библиотеки является то, что она написана на языке VHDL, что делает ее аппаратно-независимой, существует неотказоустойчивая открытая версия библиотеки, которая дает возможность проведения прототипирования и обучения работы с библиотекой на самом начальном этапе ее применения. На базе GRLIB разработаны готовые микросхемы СнК AT697 фирмы ATMEL, UT699, GR712RC фирмы Aeroflex для применения в космической аппаратуре.

4. Области применения и масштабируемость

Важным для решения поставленной задачи свойством GRLIB является ее масштабируемость. В современных космических приборах применяются вычислители для решения широкого круга задач. Условно разделим задачи на три типа:

- Задачи контроля приводов и опроса датчиков. Вычислителям для решения таких задач, как правило, не нужна высокая производительность, но требуется большое

количество специальных интерфейсов с датчиковой аппаратурой и драйверами приводов. В качестве основы для таких вычислителей обычно выбирают микроконтроллеры. В приборах, решающих эти задачи, предлагается использовать программируемые логические интегральные схемы с системой на кристалле, состоящей из процессорного ядра Leon3FT из библиотеки GRLIB, дополненной модулями собственной разработки для реализации специализированных интерфейсов. На этапе отработки можно использовать прототип на основе ПЛИС типа ProASIC3e фирмы Actel с СнК, состоящей из процессорного ядра Leon3 и интерфейсных модулей из библиотеки GRLIB.

- Задачи управления движением космического летательного аппарата, например задачи навигации, ориентации, и т.п. Вычислители, решающие подобные задачи, выполняют достаточно большой объем вычислений и требуют большой производительности. Входная и выходная информация таких вычислителей, как правило, передается посредством стандартных интерфейсов типа MIL STD 1553b, CAN, UART и пр. Обычно в таких вычислителях применяют микропроцессоры различных производителей. В приборах, решающих эти задачи, предлагается использовать либо высокоскоростные ПЛИС типа VIRTEX фирмы XILINX с СнК, состоящей из процессорного ядра Leon3FT и интерфейсных модулей из библиотеки GRLIB, либо готовыми СнК типа AT697 фирмы ATMEL или UT699 фирмы Aeroflex. На этапе отработки можно использовать прототип на основе высокоскоростной ПЛИС типа VIRTEX фирмы XILINX с СнК, состоящей из процессорного ядра Leon3 и интерфейсных модулей из библиотеки GRLIB.
- Задачи управления системами БКУ, решаемые при помощи бортовых ЭВМ, терминальных, узловых и пр. машин. Такие вычислители снабжают большим числом стандартных интерфейсов типа MIL STD 1553b, CAN, UART и пр. Кроме того, из-за повышенных требований к надежности такие вычислители делают резервированными. В резервированных вычислителях на нескольких процессорах параллельно выполняется один и тот же алгоритм, из-за чего возникает задача организации связей между процессорами для синхронизации обрабатываемых данных. Поэтому вычислители, решающие подобные задачи, обрабатывают и хранят большое количество данных и требуют повышенной производительности. Для построения подобных вычислителей предлагается использовать готовую СнК типа GR712RC фирмы Aeroflex. Данная СнК имеет в своем составе два ядра процессора LEON3FT. Для синхронизации обрабатываемых данных можно использовать интерфейс

SpaceWire, так же входящий в состав СнК. На этапе отработки можно использовать прототип на основе высокоскоростной ПЛИС типа VIRTEX фирмы XILINX с СнК, состоящей из процессорного ядра Leon3 и интерфейсных модулей из библиотеки GRLIB.

Описанные задачи условно можно свести в табл. 2.

Таблица 2.

Назначение	Производительность	Число стандартных интерфейсов	Число специальных интерфейсов
Контроллеры приводов и опроса датчиков	низкая	1...2 MIL STD 1553b (или CAN, UART)	большое (АЦП, GPIO)
Управление движением, ориентацией, навигацией КЛА	высокая	1...2 MIL STD 1553b (или CAN), 1...2 UART	Малое, специальные датчики
Управление системами БКУ	высокая	4...12 MIL STD 1553b (или CAN), UART, Ethernet	Специальный интерфейс для синхронизации вычислений (SpaceWire)

Таким образом, у разработчика вычислителя есть возможность создавать системы собственной архитектуры, насыщенной специфическими, в том числе уникальными модулями на базе программируемых логических интегральных схем (ПЛИС). Производительность и состав периферийных модулей в такой СнК можно варьировать в достаточно широких пределах в зависимости от типа применяемых ПЛИС и требований по отказоустойчивости. В случае отсутствия специфических требований к составу периферийных модулей и наличия повышенных требований к производительности, есть возможность использования отказоустойчивых готовых микросхем.

5. Методика отладки и проверки применяемых решений

Важным начальным этапом разработки любого прибора БКУ является прототипирование, призванное проверить и уточнить схемотехнические и программные решения, которые будут применяться в штатном приборе. В случае применения GRLIB, для прототипирования можно использовать архитектуру, показанную на рис. 2.

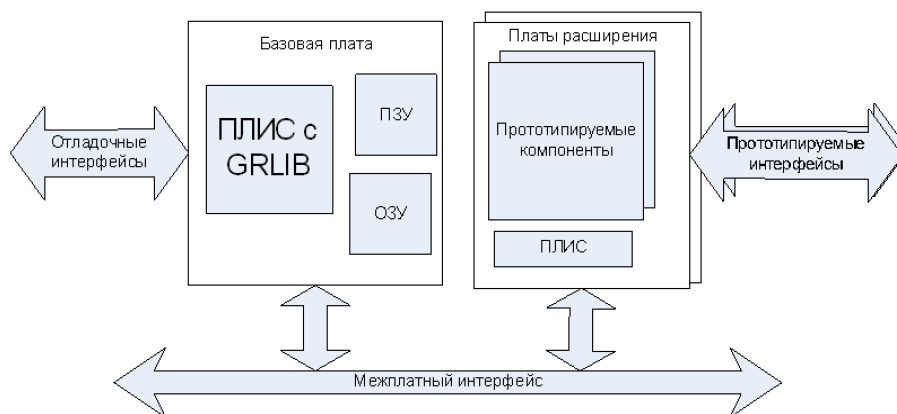


Рис.2.

Эта архитектура состоит из базовой платы с СнК на основе ПЛИС, которая может дополняться платами расширения, состав и функции которых зависят от разрабатываемого вычислителя. Такое решение позволяет в случае необходимости исправлять обнаруженные ошибки путем перепрограммирования ПЛИС базовой платы и плат расширения без внесения изменений в электрическую схему печатной платы.

6. Сравнение этапов путей разработки

В данной методике предлагается расширить подход к разработке приборов БКУ от разработки конкретного прибора под конкретное ТЗ, до разработки целого семейства приборов под различные задачи. Эта методика обеспечивает преемственность опыта разработки первого вычислителя для разработок следующих вычислителей под другие задачи. Традиционный путь разработки прибора БКУ показан на рис. 3 слева. Его придется пройти при использовании предлагаемой методики однократно, на этапе освоения метода. Затраты времени на подготовительный этап при разработке по традиционному пути определяются по следующей формуле:

$$t_1 = t_{\text{выб}} + t_{\text{из}} + t_{\text{рв}} + t_{\text{зв}} + t_{\text{ив}} + t_{\text{ов}},$$

где: t_1 – затраты времени на подготовительный этап при разработке по традиционному пути;

$t_{\text{выб}}$ – затраты времени на выбор аппаратной реализации вычислителя подходящей для решения данной задачи;

$t_{\text{из}}$ – затраты времени на изучение архитектуры процессора;

$t_{\text{рв}}$ – затраты времени на разработку КД вычислителя;

$t_{\text{зв}}$ – затраты времени на закупку всех компонентов вычислителя;

$t_{\text{ив}}$ – затраты времени на изготовление прототипа вычислителя;

$t_{\text{ов}}$ – затраты времени на отладку прототипа вычислителя.

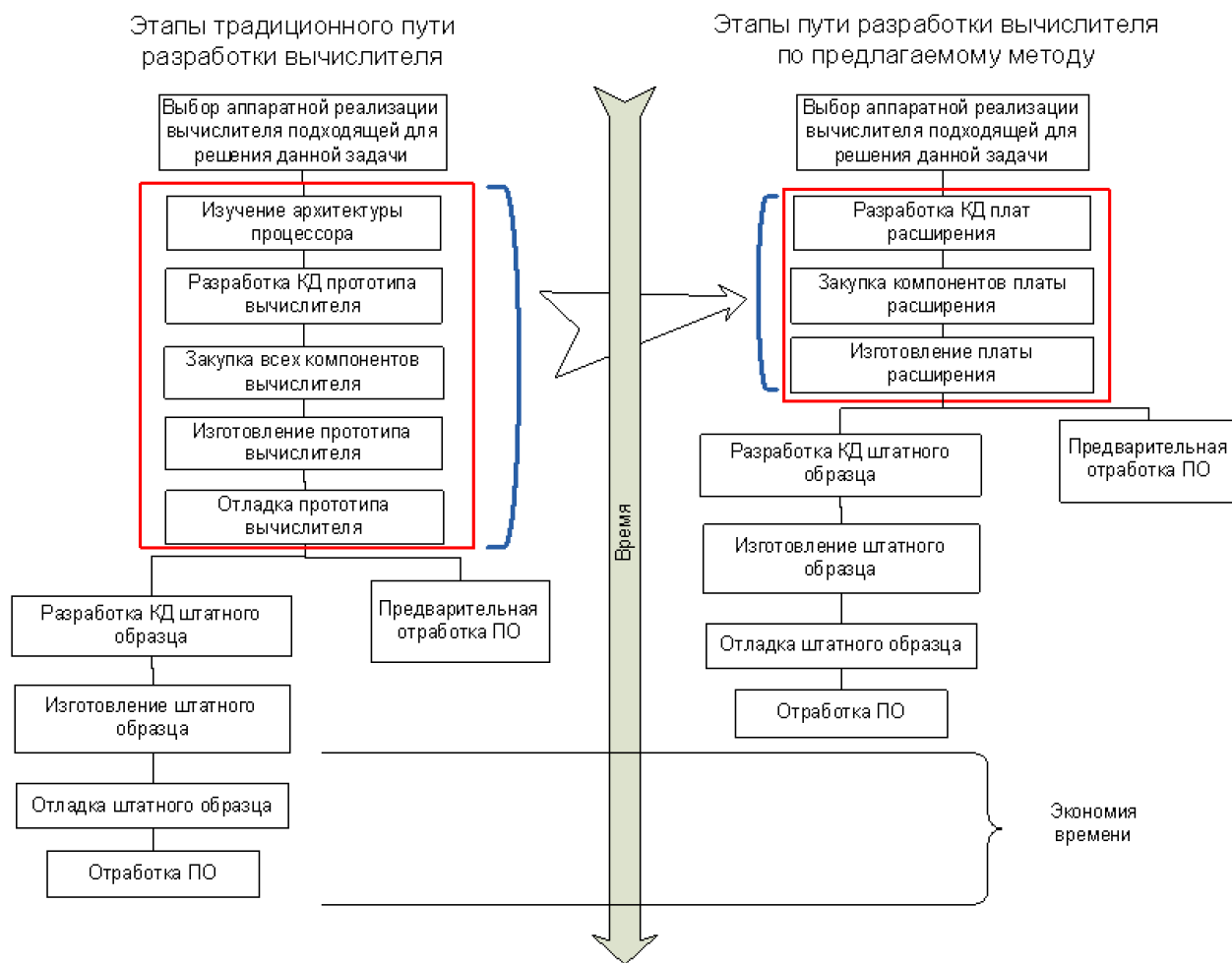


Рис.3.

Этапы пути при последующих разработках показаны на рис. 3 справа. Затраты времени на подготовительный этап при последующих разработках по определяются по следующей формуле:

$$t_2 = t_{\text{РПР}} + t_{\text{ЗКПР}} + t_{\text{ИПР}},$$

где t_2 – затраты времени на подготовительный этап разработки;

$t_{\text{РПР}}$ – затраты времени на разработку КД плат расширения;

$t_{\text{ЗКПР}}$ – затраты времени на закупку компонентов для плат расширения;

$t_{\text{ИПР}}$ – затраты времени на изготовление плат расширения.

Можно видеть, что при использовании предлагаемой методики достигается сокращение числа этапов разработки вычислителя, а следовательно и времени разработки. Также следует отметить, что нет необходимости проводить закупки всех компонентов вычислителя, необходимых для прототипирования, при последующих разработках, что также экономит время, так как сроки закупок бывают достаточно велики.

7. Пример реализации. Аппаратура спутниковой навигации АСН

В соответствии с данной методикой разработан процессорный модуль, входящий в состав навигационного модуля аппаратуры спутниковой навигации (АСН) пилотируемых

и транспортных грузовых кораблей. Поскольку к процессорному модулю предъявляются повышенные требования по производительности, в качестве процессора в нем применяется микросхемы Aeroflex UT699. При отработке технических решений процессорного модуля использовался прототип, в котором в качестве базовой платы применяется отладочная плата разработки фирмы PENDER на базе ПЛИС XILINX VIRTEX-5 [3], в которой реализована конфигурация GRLIB, максимально близкая к UT699. Внешний вид платы показан на рис. 4 слева.

В качестве платы расширения используется плата собственной разработки, содержащая технологические образцы компонентов, применяемых в процессорном модуле. Внешний вид платы показан на рис. 4 справа.

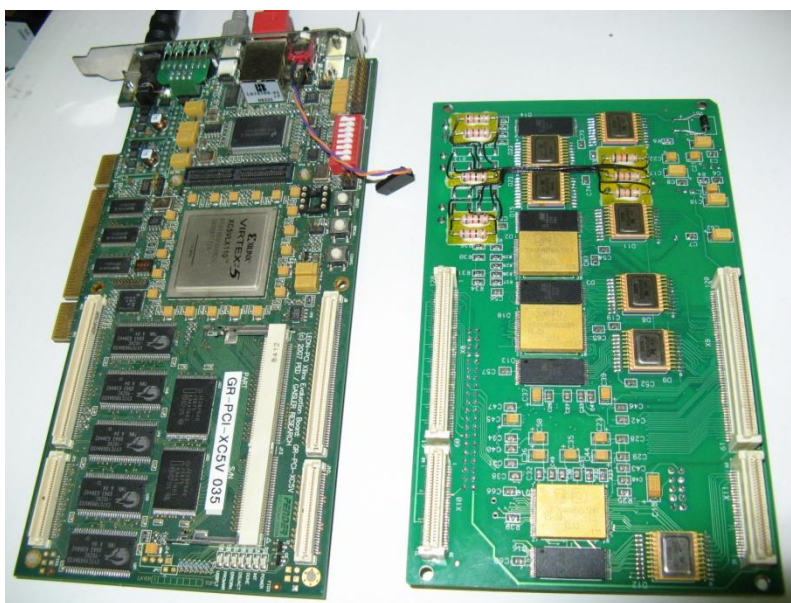


Рис.4.

Собранный прототип процессорного модуля представлен на рис.5.

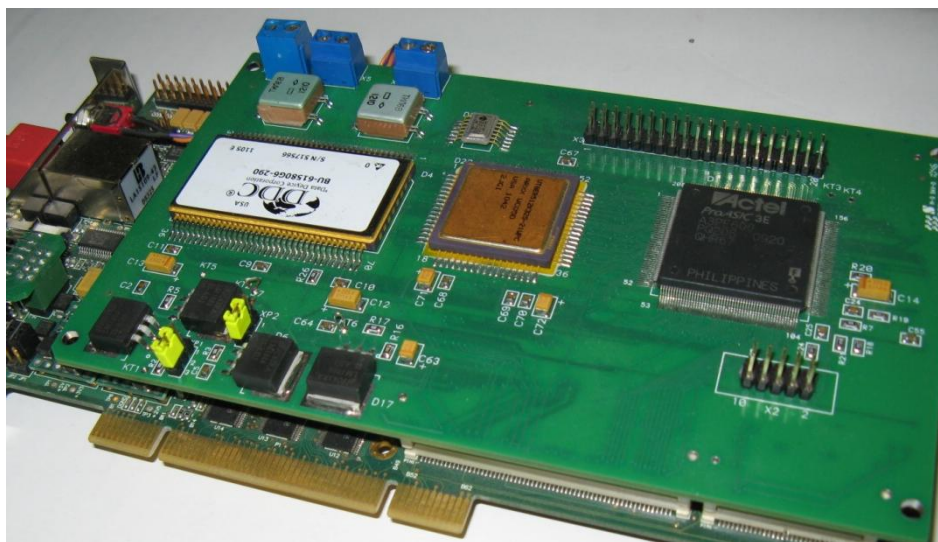


Рис.5.

Заключение

Предлагаемый метод позволяет использовать идеологически единую аппаратную архитектуру для вычислителей с широким спектром требований к производительности и интерфейсам. При использовании прототипа на базе программируемых логических интегральных схем (ПЛИС) появляется возможность начать отработку программного и аппаратного обеспечения до запуска в производство вычислителя [7].

Метод применен при разработке процессорного модуля аппаратуры спутниковой навигации (АСН) и позволил до запуска прибора в производство проверить и уточнить основные заложенные в него технические решения и начать разработку штатного программного обеспечения.

Метод основан на применении импортной библиотеки GRLIB в качестве основы для вычислителей. Библиотека, в отличие от других вариантов, рассмотренных в работе, является независимой от технологии изготовления микросхем. Поэтому в будущем есть реальная возможность изготовления микросхем на базе этой библиотеки на отечественных технологических линиях, например, на заводе ФГУП НИИ «Субмикрон». Освоение производства микропроцессоров на базе GRLIB предусмотрено в рамках ОКР «Разработка высокопроизводительного 32-разрядного процессора архитектуры SPARC V8 с повышенной стойкостью к СВВФ» подпрограммы «Создание электронной компонентной базы для систем, комплексов и образцов вооружения, военной и специальной техники» ФЦП «Развитие оборонно-промышленного комплекса РФ на 2011-2020 годы», которую в соответствии с поручением правительства разработал Минпромторг РФ.

Список литературы

1. Микрин Е.А. Бортовые комплексы управления космическими аппаратами и проектирование их программного обеспечения. М.: МГТУ им. Н.Э. Баумана. 2003. 339 с.
2. GRLIB IP Core User's Manual. Version 1.4.1 - b4156. May 2015. / Copyright Cobham Gaisler. // Cobham. 2015. Режим доступа: <http://gaisler.com/products/grlib/grip.pdf> (дата обращения 03.09.2015).
3. GR-PCI-XC5V Development Board User Manual. GAISLER RESEARCH / PENDER ELECTRONIC DESIGN. Rev. 0.4. 2015-01-30. Режим доступа: http://www.pender.ch/docs/GR-PCI-XC5V_user_manual.pdf (дата обращения 03.09.15).
4. Изделия электронной компонентной базы, разрабатываемые по заказам Министерства промышленности и торговли Российской Федерации. // Сайт ФГУП МНИИРП. Режим доступа: mniirp.ru/sites/default/files/articles/razd-2.doc (дата обращения 23.02.2015).
5. Текущие разработки ИМС. // Сайт ОАО «НИИЭТ». Режим доступа: <http://www.niiet.ru/chips/nis> (дата обращения 25.02.2015).
6. BAE Systems' Current Processors and Single Board Computers. // BAE Systems. Режим досту-

па:http://www.baesystems.com/cs/groups/public/documents/document/mdaw/mtg0/~edisp/baes_161071.pdf (дата обращения 03.09.2015).

7. Башлыков Д.Ю., Петров С.А. Разработка метода построения идеологически единой аппаратной архитектуры для реализации вычислителей, требующих различной производительности. // Актуальные проблемы российской космонавтики: Труды XXXVII Академических чтений по космонавтике. (Москва, 29 января - 1 февраля 2013 г.) / Под общ. ред. А.К. Медведевой. М.: Комиссия РАН по разработке научного наследия пионеров освоения космического пространства. 2013. С. 545.